

19 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

12 Pat ntschrift  
10 DE 196 40 272 C 2

51 Int. Cl.<sup>6</sup>:  
H 01 L 23/62  
H 02 H 3/18

21 Aktenzeichen: 196 40 272.7-33  
22 Anmeldetag: 30. 9. 96  
43 Offenlegungstag: 2. 4. 98  
45 Veröffentlichungstag  
der Patenterteilung: 23. 7. 98

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

73 Patentinhaber:  
Siemens AG, 80333 München, DE

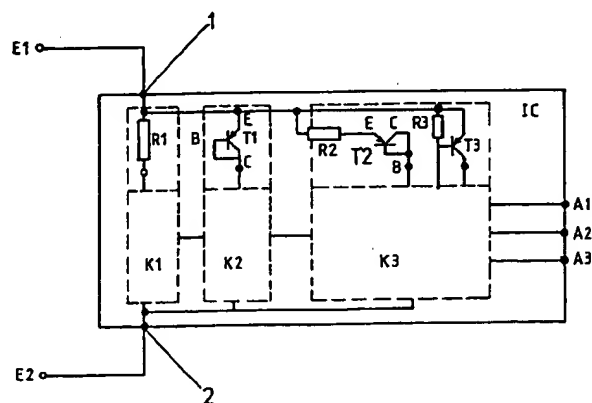
72 Erfinder:  
Bichler, Helmut, 82166 Gräfelfing, DE; Hermann,  
Zierhut, 93073 Neutraubling, DE

56 Für die Beurteilung der Patentfähigkeit in Betracht  
gezogene Druckschriften:

DE 43 34 515 C1  
DE 41 39 378 A1

54 Verpolschutzschaltung für integrierte Schaltkreise

57 Verpolschutzschaltung für integrierte Schaltkreise mit einer zwischen eine erste Versorgungsklemme (1) und eine zweite Versorgungsklemme (2) angeschlossenen und verschiedene Funktionseinheiten (K1, K2, K3) beinhaltenden Halbleiterstruktur, bei welcher die erste Versorgungsklemme (1) zum Anschluß an ein erstes Spannungspotential und die zweite Versorgungsklemme (2) zum Anschluß an ein im Vergleich zum ersten Spannungspotential niedrigeres zweites Spannungspotential anschließbar ist, wobei die erste Versorgungsklemme (1) ausschließlich über Strombegrenzungselemente an die Funktionseinheiten (K1, K2, K3) angeschlossen ist dadurch gekennzeichnet, daß zumindest eine der Funktionseinheiten (K2, K3) über die Laststrecke eines pnp-Transistors (T1, T3) an die erste Versorgungsklemme (1) angeschlossen ist, wobei der Emitteranschluß (E) des pnp-Transistors (T1, T3) mit der ersten Versorgungsklemme (1) in Verbindung steht.



DE 196 40 272 C 2

DE 196 40 272 C 2

## Beschreibung

Die Erfindung betrifft eine Verpolschutzschaltung für integrierte Schaltkreise gemäß den Merkmalen des Oberbegriffs des Anspruchs 1.

Verpolschutzschaltungen für integrierte Schaltkreise müssen dafür sorgen, daß auch bei nicht vorgesehenen Verpolungen der Versorgungsspannung an Versorgungsklemmen des integrierten Schaltkreises, dieser nicht zerstört wird. Eine Verpolung tritt immer dann auf, wenn der integrierte Schaltkreis versehentlich falsch herum und damit verpolt an die Versorgungsspannungsklemmen einer Versorgungsspannung angeschlossen wird. Um den integrierten Schaltkreis vor Verpolung zu schützen, ist es bisher bekannt, parallel zu den Versorgungsspannungsklemmen des integrierten Schaltkreises mindestens eine Diode mit einer ausreichenden Sperrspannung zu schalten. Nachteilig bei dieser Lösung ist die notwendige externe Beschaltung des integrierten Schaltkreises, was einen zusätzlichen, unerwünschten Montageaufwand erfordert.

Verpolschutzschaltungen sind auch dort notwendig, wo eine Sendereinrichtung an eine Zweidrahtleitung Ausgangssignale nur ganz bestimmter Polarität anlegen darf. Ein Beispiel für eine solche Einrichtung ist das mittlerweile bekannte EIBus-System, das für die Elektro-Installation entwickelt wurde und eine intelligente Koordination von Schalt-, Steuerungs-, Überwachungs-, Melde- und Meßaufgaben in modernen Wohn- und Zweckbauten erlaubt. Alle in das EIBus-System eingebundenen Funktionen werden, ohne daß eine Zentrale dafür erforderlich ist, über einen Kommunikationsweg, nämlich den EIBus gesteuert. Dafür ist nur eine einzige, insbesondere parallel zur Starkstromleitung verlegte zweiadrige Bus-Leitung erforderlich, über die alle Busteilnehmer miteinander kommunizieren können. Die Informationsbits bzw. Datenbits auf dem EIBus werden von einem integrierten Schaltkreis zur Verfügung gestellt. Dieser integrierte Baustein ist ein Sender-Empfänger und dient als Bindeglied zwischen Busleitung und Mikrocontroller. Beim Senden wird die Busleitung mit Stromimpulsen belastet, welche zu definierten Spannungssprüngen am Bus führen. Beim Empfang werden die ankommenden Signale regeneriert und stehen digital am Ausgang des integrierten Schaltkreises zur Verfügung.

Wird der integrierte Schaltkreis verpolt an die Busleitung angeschlossen, darf die Busankopplung nicht zerstört und die Busleitung bzw. die dort übertragenen Daten nicht gestört werden. Dies bedeutet, daß ein verpolt an die Busleitung angeschlossener Schaltkreis nicht dazu führen darf, daß dieser integrierte Schaltkreis einen unerwünschten Stromfluß auf der Busleitung verursacht. Beim EIBus-System wird deshalb gefordert, daß ein falsch an die Busleitung angeschlossener integrierter Schaltkreis nur zu einem Stromfluß auf der Busleitung führen darf, der vorzugsweise unterhalb 1 mA liegt.

In der DE 43 34 515 C1 ist ein Gegenstand offenbart, der einen Verpolungsschutz für in CMOS-Technik ausgeführte, monolithisch integrierte elektronische Schaltkreise beschreibt, wobei der Gegenstand insbesondere auch einen Verpolungsschutz für CMOS-Bauelemente selbst darstellt. In der Offenbarung ist beschrieben, daß eine CMOS-Schaltung über einen Widerstand aus Polysilizium an die positive Versorgungsspannung gelegt wird. Der Polysiliziumwiderstand ist dabei so dimensioniert, daß er im Verpolungsfall den fließenden Strom begrenzt.

In der DE 41 39 378 A1 ist eine Schaltungsanordnung zum Schutz eines Feldeffekttransistors gegen Falschpolung offenbart. Die Drain-Source-Schaltstrecke des Feldeffekttransistors ist in Reihe mit einem elektrischen Verbraucher

und einer Gleichspannungsquelle geschaltet und bildet einen Laststromkreis. Der Gate-Anschluß ist mit einer Ansteuerschaltung verbunden. Der Schutz des Feldeffekttransistors wird dadurch gewährleistet, daß zwischen dem Verbindungspunkt des Verbrauchers mit der Gleichspannungsquelle und dem Gate-Anschluß des Feldeffekttransistors eine Diode geschaltet ist, deren Durchlaßrichtung der Stromflußrichtung im Laststromkreis bei falsch gepolter Gleichspannungsquelle entspricht.

Die Erfindung hat demgegenüber die Aufgabe, eine sehr einfache und innerhalb des integrierten Schaltkreises integrierbare Verpolschutzschaltung anzugeben.

Diese Aufgabe wird durch eine Verpolschutzschaltung mit den Merkmalen des Anspruchs 1 gelöst.

Weiterbildungen dieser Verpolschutzschaltung sind Gegenstand der Unteransprüche.

Die Verpolschutzschaltung nach der Erfindung sieht mit anderen Worten vor, all diejenigen Anschlüsse, die an die erste Versorgungsklemme des integrierten Schaltkreises anzuschließen sind, mit einem Emitteranschluß eines pnp-Transistors an die erste Versorgungsklemme anzuschließen. Dies bedeutet, daß die einzelnen Funktionseinheiten des integrierten Schaltkreises ausschließlich über in Reihe geschaltete pnp-Transistoren mit der ersten Versorgungsspannungsklemme in Verbindung stehen. Voraussetzung hierfür ist jedoch, daß bei ordnungsgemäßer Beschaltung des integrierten Schaltkreises an der ersten Versorgungsklemme ein Spannungspotential angelegt wird, das im Vergleich zum Spannungspotential an der zweiten Versorgungsklemme positiver ist.

Zweckmäßigerweise kann der pnp-Transistor als Diode geschaltet sein, indem dessen Kollektoranschluß und Basisanschluß miteinander in Verbindung stehen und die somit bei korrektem Anlegen der Versorgungsspannung an die beiden Versorgungsklemmen des integrierten Schaltkreises in Durchlaßrichtung gepolt ist.

Bei der Erfindung ist es möglich, daß der Polysiliziumwiderstand mit der Laststrecke eines pnp-Transistors in Reihe geschaltet ist, wobei der Polysiliziumwiderstand mit dem Emitteranschluß des pnp-Transistors verbunden ist.

Zweckmäßigerweise ist der pnp-Transistor als lateraler pnp-Bipolartransistor ausgebildet.

Bei solchen lateralen pnp-Transistoren ist die Transistorstruktur innerhalb des Halbleiterkörpers vom p-Substrat isoliert, so daß hinsichtlich der Verschaltung des lateralen Transistors größere Freiheiten bestehen als bei einem Substrat-Transistor, bei welchem das Substrat mit dem Kollektoranschluß des Transistors leitend in Verbindung steht.

Die erfindungsgemäße Verpolschutzschaltung zeichnet sich dadurch aus, daß kein separates Verpolschutzelement mit hoher Stromtragfähigkeit und deshalb großen Flächenbedarf benötigt wird.

Die Erfindung wird nachfolgend beispielhaft im Zusammenhang mit drei Fig. näher erläutert. Es zeigen:

Fig. 1 Ein Prinzipschaltbild eines integrierten Schaltkreises nach der Erfindung,

Fig. 2 eine Schnittansicht durch einen Polysiliziumwiderstand und

Fig. 3 eine aufgebrochene perspektivische Darstellung eines lateralen pnp-Bipolartransistors.

In den nachfolgenden Figuren bezeichnen, sofern nicht anders angegeben, gleiche Bezugszeichen gleiche Teile mit gleicher Bedeutung.

In Fig. 1 ist schematisch ein Blockschaltbild eines integrierten Schaltkreises IC nach der Erfindung dargestellt. Bei dem integrierten Schaltkreis IC handelt es sich beispielsweise um einen Sender-Empfängerschaltkreis zur Ankopplung an den European-Installation-Bus (EIBus). Der inte-

grierte Schaltkreis IC dient somit als Bindeglied zwischen Busleitung und Mikrocontroller. Die Busleitung weist zwei Leitungen E1, E2 auf, die mit Versorgungsklemmen 1, 2 des integrierten Schaltkreises IC in Verbindung stehen. Ein Mikrocontroller ist an Ausgangsklemmen A1, A2, A3 des integrierten Schaltkreises IC anschließbar.

Der integrierte Schaltkreis IC verfügt über eine Vielzahl von Funktionseinheiten K1, K2, K3, von denen beispielhaft lediglich nur drei der Einfachheit halber dargestellt sind. Bei diesen Funktionseinheiten K1, K2, K3 kann es sich beispielsweise um eine Filterschaltung, eine Senderschaltung, eine Stromversorgungsstufe, eine Empfängerschaltung, eine Temperaturüberwachung und eine Steuerschaltung handeln. Sämtliche Funktionseinheiten K1, K2 und K3 stehen mit den Klemmen 1, 2 des integrierten Schaltkreises IC und damit mit den Klemmen E1, E2 der Busleitung in Verbindung. An der Klemme E1 liefert die Busleitung ein positives Spannungssignal. An der Klemme E2 der Busleitung ist Bezugspotential abgreifbar. Bei ordnungsgemäßen Anschluß des integrierten Schaltkreises IC liegt somit an der Klemme 1 des integrierten Schaltkreises IC positives Potential und an der Klemme 2 Bezugspotential an.

Dabei ist zum Verpolschutz zumindest eine der Funktionseinheiten K2, K3 mit dem Emitteranschluß E eines pnp-Bipolartransistors T1, T3 in Verbindung mit der ersten Versorgungsklemme. Im dargestellten Ausführungsbeispiel von Fig. 1 ist die Funktionseinheit K1 über die Serienschaltung eines Polysiliziumwiderstandes R1 an die erste Versorgungsklemme 1 geschaltet. Die Funktionseinheit K2 ist hingegen über die Laststrecke des pnp-Transistors T1 mit der Versorgungsklemme 1 in Verbindung, wobei der Emitteranschluß E direkt an die Versorgungsklemme 1 angeschlossen ist. Der Basisanschluß B und der Kollektoranschluß C dieses pnp-Transistors T1 sind hingegen kurzgeschlossen, so daß der Transistor T1 als Diode geschaltet ist. Die Funktionseinheit K3 ist mehrfach an die Versorgungsklemme 1 gekoppelt. Eine Verbindung wird über den Lastkreis des pnp-Transistor T3 hergestellt, dessen Emitteranschluß hierfür an die Versorgungsklemme 1 gelegt ist. Der Basisanschluß ist über einen Widerstand R3 mit der Versorgungsklemme 1 in Verbindung sowie direkt an die Funktionseinheit K3 geschaltet. Der Kollektoranschluß des Transistors T3 ist ebenfalls an die Funktionseinheit K3 gelegt. Darüber hinaus ist die Funktionseinheit K3 auch über die Serienschaltung eines pnp-Transistors T2 und eines Polysiliziumwiderstandes R2 mit der Versorgungsklemme 1 in Verbindung. Hierbei ist eine Klemme des Polysiliziumwiderstandes R2 direkt an die Versorgungsklemme 1 geschaltet. Die andere Klemme des Polysiliziumwiderstandes R2 ist mit dem Emitteranschluß E des Transistors T2 in Kontakt. Der Basisanschluß B und Kollektoranschluß C dieses Transistors T2 sind wiederum miteinander verbunden und an die übrigen Schaltungskomponenten der Funktionseinheit K3 gelegt.

In Fig. 2 ist die Schnittansicht durch einen Polysiliziumwiderstand, wie er in Fig. 1 eingesetzt wird, schematisch dargestellt. Der Polysiliziumwiderstand besteht aus einem Grundkörper, der im vorliegenden Fall ein p-Substrat 20 ist. Auf der oberen Hauptfläche dieses p-Substrates 20 befindet sich eine Isolationsschicht 21. Über dieser Isolationsschicht 21 ist eine Polysiliziumschicht 22 aufgebracht, die an ihren linken und rechten Enden von Kontakten 24, 25 kontaktiert ist. Über der Polysiliziumschicht 22 befindet sich eine weitere Isolationsschicht 23. Der Widerstandswert eines derartig realisierten Widerstandes berechnet sich nach der bekannten Formel

$$R = (l/d) \cdot r$$

wobei  $l$  = Abstand zwischen den beiden Kontakten 24, 25,  $b$  = Breite der Polysiliziumschicht 22- und  $r$  = relativer Schichtwiderstand der Polysiliziumschicht ist.

In Fig. 3 ist in teilweise aufgebrochener perspektivischer Darstellung der Aufbau eines lateralen pnp-Bipolartransistors dargestellt, wie er in der erfindungsgemäßen Verpolschutzschaltung einsetzbar ist. Der Transistor weist als Grundkörper ein p-Substrat 30 auf. Über diesem p-Substrat 30 sitzt eine n-Zone 32. Das p-Substrat 30 ist von der n-Zone 32 durch eine vergrabene n<sup>+</sup>-Schicht in an sich bekannter Weise getrennt. An der oberen Hauptfläche der n-Zone 32 sind beabstandet zueinander drei p-Wannen nebeneinanderliegend angeordnet, von denen die mittlere p-Wanne 35 mit einer einen Emitteranschluß bildenden Metallisierung 39 in Kontakt steht. Die beiden äußeren p-Wannen 34 sind mit einer den Kollektor-Anschluß des Transistors bildenden Kontaktbahn 37 in Verbindung. Links von den drei p-Wannen 34, 35 ist eine kleine n<sup>+</sup>-Wanne 33 in die obere Hauptfläche der n<sup>+</sup>-Zone 32 ausgebildet. Diese n<sup>+</sup>-Wanne 33 ist mit einer metallischen Kontaktbahn 36 elektrisch in Kontakt. Diese Kontaktbahn 36 bildet den Basisanschluß des Transistors. Links und rechts ist der Transistor von p<sup>+</sup>-Zonen umrahmt. Diese p<sup>+</sup>-Zonen dienen zur Isolation eines Transistorbereiches zu einem benachbarten Transistorbereich.

Damit bei einer Verpolung des integrierten Schaltkreises IC und damit bei einem falschen Anschließen der Versorgungsklemmen 1, 2 an die Klemmen E1, E2 der Busleitung keine unzulässigen Störungen auf der Busleitung auftreten, ist der in Fig. 1 dargestellte Polysiliziumwiderstand R1 so zu dimensionieren, daß ein maximaler Strom von beispielsweise 10 mA bei Verpolung nicht überschritten wird. Der Widerstandswert des Polysiliziumwiderstandes R1 sollte mindestens 10 kOhm betragen. Bei Verpolung sind die pnp-Übergänge der pnp-Transistoren T1, T2, T3 von Fig. 1 in Sperrrichtung gepolt, so daß kein Strom an die Anschlüsse E1, E2 der Busleitung gelangen kann. Ein wirksamer Schutz der Busleitung ist dadurch sichergestellt.

#### Patentansprüche

1. Verpolschutzschaltung für integrierte Schaltkreise mit einer zwischen eine erste Versorgungsklemme (1) und eine zweite Versorgungsklemme (2) angeschlossenen und verschiedene Funktionseinheiten (K1, K2, K3) beinhaltenden Halbleiterstruktur, bei welcher die erste Versorgungsklemme (1) zum Anschluß an ein erstes Spannungspotential und die zweite Versorgungsklemme (2) zum Anschluß an ein im Vergleich zum ersten Spannungspotential niedrigeres zweites Spannungspotential anschließbar ist, wobei die erste Versorgungsklemme (1) ausschließlich über Strombegrenzungselemente an die Funktionseinheiten (K1, K2, K3) angeschlossen ist **dadurch gekennzeichnet**, daß zumindest eine der Funktionseinheiten (K2, K3) über die Laststrecke eines pnp-Transistors (T1, T3) an die erste Versorgungsklemme (1) angeschlossen ist, wobei der Emitteranschluß (E) des pnp-Transistors (T1, T3) mit der ersten Versorgungsklemme (1) in Verbindung steht.
2. Verpolschutzschaltung nach Anspruch 1, dadurch gekennzeichnet daß der pnp-Transistor (T1, T3) ein lateraler pnp-Transistor ist.
3. Verpolschutzschaltung nach Anspruch 1 oder 2 dadurch gekennzeichnet, daß der pnp-Transistor (T1, T3) als Diode geschaltet ist, indem dessen Kollektoranschluß (C) und Basisanschluß (B) miteinander in Ver-

bindung stehen.

Hierzu 1 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

55

60

65

